

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-305734

(43)Date of publication of application : 05.11.1999

(51)Int.Cl.

G09G 3/36  
G09G 3/20  
G09G 3/20  
H04N 5/66  
H04N 9/30  
H04N 9/69  
H04N 9/73

(21)Application number : 10-108112

(71)Applicant : HITACHI LTD

(22)Date of filing : 17.04.1998

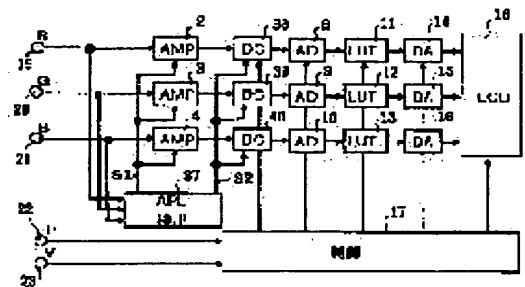
(72)Inventor : SOMEYA RYUICHI  
HIRONAKA YASUHISA  
TERANISHI KENTARO  
KABUTO NOBUAKI  
MATONO TAKAAKI

## (54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain a liquid crystal display similar to display video on a cathode-ray tube by making the suppression of color slurring and the securing of peak luminance compatible.

**SOLUTION:** After R, G and B signals are processed by variable gain amplifiers 2, 3 and 4 and variable level clamping circuits 38, 39 and 40, their characteristics are converted by using an LUT(look-up table) 11, 12 and 13 and the signals are supplied to a liquid crystal display device 18, which displays video. An APL detecting circuit 37 detects an APL (video mean level) from the R, G and B signals to decrease the gains of the variable gain amplifiers 2 to 4 and hold the ratio of R, G and B colors constant when the APL is high and the screen is light on the while, or increase the gains of the variable gain amplifiers 2 to 4, detect peak luminance, and suppress a decrease in black level by the variable level clamping circuits 38 to 40 when the APL is low and the screen is dark on the whole.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-305734

(43) 公開日 平成11年(1999)11月5日

(51) Int.Cl. <sup>8</sup>	識別記号	F I
G 0 9 G 3/36		G 0 9 G 3/36
3/20	6 4 1	3/20 6 4 1 P
	6 4 2	6 4 2 J
H 0 4 N 5/66	1 0 2	H 0 4 N 5/66 1 0 2 B
9/30		9/30

審査請求 未請求 請求項の数 5 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願平10-108112

(22) 出願日 平成10年(1998)4月17日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 染矢 隆一

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マルチメディアシステム開発本部内

(72) 発明者 弘中 康久

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所映像情報メディア事業部内

(74) 代理人 弁理士 武 顯次郎

最終頁に続く

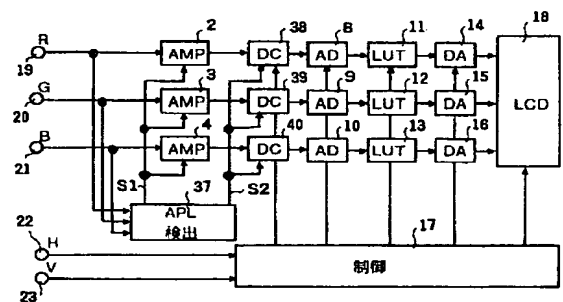
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 液晶表示において、色ずれの抑制とピーク輝度の確保とを両立させ、ブラウン管の表示映像と同程度にする。

【解決手段】 R, G, B 信号は夫々、利得可変増幅器 2, 3, 4 とレベル可変クランプ回路 38, 39, 40 で処理された後、LUT (ルックアップテーブル) 11, 12, 13 で特性が変換されて液晶表示デバイス 18 に供給され、映像表示が行なわれる。APL 検出回路 37 は、R, G, B 信号から APL (映像平均レベル) を検出し、APL が高くて全体に明るい画面であるときには、利得可変増幅器 2 ~ 4 の利得を下げて R, G, B 色の比を一定に保ち、かつレベル可変クランプ回路 38 ~ 40 で黒レベルを低下させ、APL が低くて全体に暗い画面であるときには、利得可変増幅器 2 ~ 4 の利得を上げてピーク輝度を出し、かつレベル可変クランプ回路 38 ~ 40 で黒レベルの低下を抑える。

【図5】



## 【特許請求の範囲】

【請求項 1】 入力対輝度特性の変換手段を具備し、ブラウン管表示装置の入力対輝度特性と同等な入力対輝度特性範囲と該入力対輝度特性範囲内で白色色温度がほぼ一定である液晶表示装置において、平均映像レベルが高いときは、該入力対出力輝度特性範囲相当内で映像出力し、平均映像レベルが低いときは、該入力対出力輝度特性範囲範囲外でも映像出力することを特徴とする液晶表示装置。

【請求項 2】 入力対出力輝度特性の変換手段を具備し、ブラウン管表示装置の入力対出力輝度特性と同等な入力対出力輝度特性範囲と該入力対出力輝度特性範囲内で白色色温度がほぼ一定である液晶表示装置において、平均映像レベルが高いときは、白レベルは該入力対出力輝度特性範囲相当内で映像出力し、黒レベルは該入力対出力輝度特性範囲外でも映像出力し、平均映像レベルが低いときは、白レベルは該入力対出力輝度特性範囲外でも映像出力し、黒レベルは該入力対出力輝度特性範囲相当内で映像出力することを特徴とする液晶表示装置。

【請求項 3】 少なくとも、平均映像レベル検出手段と利得可変増幅手段と直流レベル可変手段と入力対出力輝度特性変換手段とからなり、

該入力対出力輝度特性変換手段は、ブラウン管表示装置の入力対出力輝度特性と同等な入力対出力輝度特性範囲を有して、該入力対出力輝度特性範囲内で白色色温度をほぼ一定に設定し、

該平均映像レベル検出手段の検出結果に応じて該利得可変増幅手段と映像直流レベル可変手段との少なくともいずれか一方を制御し、白レベルと黒レベルとの少なくともいずれか一方を該入力対出力輝度特性範囲内外で映像出力することを特徴とする液晶表示装置。

【請求項 4】 少なくとも、平均映像レベル検出手段と複数の入力対出力輝度特性変換手段とからなり、該複数の入力対出力輝度特性変換手段は、ブラウン管表示装置の入力対出力輝度特性と同等な入力対出力輝度特性範囲を有して、該入力対出力輝度特性範囲で白色色温度をほぼ一定に設定し、かつ夫々映像出力利得が異なるように設定し、

該平均映像レベル検出手段の検出結果に応じて該複数の入力対出力輝度特性変換手段を切り換え制御し、平均映像レベルが高いときには、利得の低い該入力対出力輝度特性変換手段を選択し、平均映像レベルが低いときには、利得の高い該入力対出力輝度特性変換手段を選択することを特徴とする液晶表示装置。

【請求項 5】 少なくとも、平均映像レベル検出手段と利得可変増幅手段と直流レベル可変手段と入力対出力輝度特性変換手段とからなる液晶表示部を複数個有し、夫々の該液晶表示部での該入力対出力輝度特性変換手段は、ブラウン管表示装置の入力対出力輝度特性と同等な入力対出力輝度特性範囲を有して、該入力対出力輝度特

性範囲で白色色温度をほぼ一定に設定し、

複数個の該液晶表示部のいずれかの該平均映像レベル検出手段の検出結果に応じて該液晶表示部夫々の該利得可変増幅手段と該直流レベル可変手段との少なくともいずれか一方を制御し、白レベルと黒レベルとの少なくともいずれか一方を該入力対出力輝度特性範囲外で映像出力することを特徴とする液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

10 【発明の属する技術分野】本発明は、液晶を用いた表示装置に係り、特に、良好なホワイトバランスが得られる液晶表示装置に関する。

## 【0002】

【従来の技術】近年、パソコン画面をスクリーンに拡大投写してプレゼンテーションする前面投写式の液晶フロントプロジェクタや、背面投写式の液晶リアプロジェクタ、デスクトップでパソコン画面のモニタとして使用する直視タイプの液晶ディスプレイモニタなどといった液晶表示装置が急速に普及してきており、ブラウン管による表示装置に次ぐ表示装置としてその地位を確立しつつある。

## 【0003】

【発明が解決しようとする課題】ディスプレイ装置で色を再現するためには、信号源側（送像側）の色の 3 刺激値を受け側のディスプレイ装置で忠実に再生する必要がある。また、色の忠実再現に欠かせないのは無彩色である白色であり、白色の色度点が無彩色の階調変化によって変わることがあってはならない。ブラウン管ディスプレイ装置では、入力対輝度特性が RGB 間で比較的良く揃っているため、ブラウン管の RGB カットオフ点と映像信号の黒レベルとを揃え、RGB 間の振幅比をアンプゲインで決めておけば、同じ RGB 入力レベルに対して色度一定の白色を再現することができる。

【0004】一方、液晶表示装置では、ブラウン管とは入力対輝度特性が異なり、図 3 に示すグラフ 40 のように、RGB 間の比も一定でないため、階調レベルに応じて白色の色度に変化してしまい、正確な色再現ができないといった問題が発生する。

【0005】これに対して、例えば、特開平 8-190362 号公報や特開平 8-190363 号公報、特開平 8-194450 号公報などに記載のように、RGB 毎に LUT (Look Up Table : ルックアップテーブル) を備えて液晶の入力対輝度特性を補正する方式が広く使われているが、液晶表示装置の場合、RGB 比の調整のためには、RGB いずれかの輝度を下げるようにしなければならず、このため、全体の輝度が抑えられてしまうことになる。このため、本来出せるはずのピーク輝度が出せなくなるという問題があった。

【0006】本発明は、かかる問題に鑑みてなされたものであって、その目的は、ブラウン管表示装置の表示映

像に匹敵するメリハリのある映像表示を実現可能とした液晶表示装置を提供することにある。

#### 【0007】

【課題を解決するための手段】上記目的を達成するために、本発明は、平均映像レベル（以下、APLという）が高いときには、白色の色度を一定にし、全ての色が忠実に再現できるように利得を下げてRGB比を一定にし、APLが低いときは、最大輝度が出せるように、RGB比が崩れる範囲があるものの利得を上げるようにした。

【0008】これにより、見かけ上全体に明るい画面では色ずれが少なく、全体に暗い画面では白色輝度が上がるため、輝きのある映像となり、ブラウン管ディスプレイ装置の映像に匹敵するメリハリのある映像表示が実現できるようになる。

#### 【0009】

【発明の実施の形態】以下、本発明の実施形態を図面により説明する。図1は本発明による液晶表示装置の第1の実施例を示すブロック図であって、1はAPL検出回路（APL）、2～4は増幅器（AMP）、5～7はクランプ回路（DC）、8～10はAD（アナログ・デジタル）変換器、11～13はルックアップテーブル（LUT）、14～16はDA（デジタル・アナログ）変換器、17は制御回路、18は液晶表示デバイス、19～23は入力端子である。

【0010】同図において、映像信号が、R、G、B信号として、入力端子19、20、21から夫々入力され、APL検出回路1と増幅器2、3、4とに供給される。APL検出回路1では、これらR、G、B信号から輝度信号Yの平均映像レベル（APL）に応じた利得制御電圧S1が生成され、これによって増幅器2、3、4の利得が制御される。

【0011】増幅器2、3、4から出力されるR、G、B信号は夫々、クランプ回路5、6、7でクランプされて黒レベルが所定に設定され、AD変換器8、9、10でサンプリングされてデジタルデータに変換された後、LUT11、12、13に供給される。LUT11、12、13は、例えば、SR増幅器などのメモリで構成されており、液晶表示デバイス18の表示特性をブラウン管の表示特性に変換するための変換データを格納している。AD変換器8、9、10からのデジタルデータは夫々、LUT11、12、13の変換データによって変換され、DA変換器14、15、16でアナログ信号に変換されて液晶表示デバイス18を駆動する。

【0012】制御回路17は、入力端子22からの水平同期信号Hと入力端子23からの垂直同期信号Vとに基づいて、上記のクランプ回路5、6、7のクランプパルスやAD変換器8、9、10のサンプリングパルス、LUT11、12、13の制御パルス、DA変換器14、15、16のクロックパルス、液晶表示デバイスのタイミング信

号などを生成する。

【0013】図2は図1におけるAPL検出回路1の具体例を示す回路図であって、24～26はバッファ（Buf）、27～30は抵抗、31はバッファ、32は抵抗、33はコンデンサ、34はバッファ、35は可変電源であり、図1に対応する部分には同一符号をつけている。

【0014】同図において、入力端子19、20、21から入力されたR、G、B信号は夫々、バッファ24、25、26を介して抵抗27、28、29に供給される。これら抵抗27、28、29と抵抗30とは加算回路を構成しており、これらR、G、B信号はこれら抵抗27、28、29の抵抗値の比率に応じた割合で加算されて輝度信号Yが生成される。ここで、例えば、NTSC方式の輝度信号Yが得られるようにこれら抵抗27、28、29の抵抗値が設定されているとすると、これらR、G、B信号の加算比率は0.3：0.59：0.11である。

【0015】このようにして得られた輝度信号Yは、バッファ31を介し、抵抗32とコンデンサ33とで形成される積分回路に供給され、この輝度信号Yのレベルが平均化されてその平均映像レベル（APL）を表わす電圧E<sub>YA</sub>が得られる。この電圧E<sub>YA</sub>はバッファ34を介して可変電源35に供給され、この可変電源35が電圧E<sub>YA</sub>によって制御される。従って、可変電源35からはこの電圧E<sub>YA</sub>に応じたレベルの電圧が得られ、図1における増幅器2、3、4の利得制御電圧S1として出力端子36から出力される。

【0016】なお、上記積分回路の抵抗32とコンデンサ33による時定数は、映像信号の垂直走査周期より長くなるように設定され、これにより、画面全体の輝度レベルを検出するようにする。

【0017】ここで、図3を用いてLUT11、12、13に収める変換データについて説明する。

【0018】同図において、図3(b)は、液晶表示デバイス18でのR、G、B色についての入力対輝度特性の一例を、図3(a)は、ガンマ値を2.6、色温度9300°K+27MPCD（x=281、y=3.11）としたときのブラウン管のR、G、B色についての入力対輝度特性の一例を夫々示すものであって、横軸の入力は入力されるR、G、B信号の階調レベル（以下、入力階調レベルという）を示し、縦軸は入力階調レベルに対して液晶表示デバイス18あるいはブラウン管で発光するR、G、B色の輝度（cd/m<sup>2</sup>）を示している。

【0019】図3(a)、(b)において、特性R、G、Bは夫々R、G、B色に対するものである。図3(a)、(b)で夫々示す特性Gでは、G色の輝度の最大値が232cd/m<sup>2</sup>と一致し、また、図3(a)、(b)で夫々示す特性Bでは、B色の輝度の最小値が0.2cd/m<sup>2</sup>と一致している。

【0020】図1において、いま、クランプ回路5、6、

7から出力されるR、G、B信号をそのまま液晶表示デバイス18に供給したとすると、この液晶表示デバイス18では、図3(b)に示す入力対輝度特性R、G、BによるR、G、B色の輝度が得られるが、かかる特性から明らかなように、入力階調レベルに応じてR、G、B色の輝度比率が異なるため、入力階調レベルに応じて発生する白色の色度が異なることになる。

【0021】これに対し、この実施形態では、LUT11、12、13に格納される変換データでR、G、B信号を夫々変換することにより、液晶表示デバイス18で得られる入力対輝度特性を図3(a)に示すようにするものである。即ち、LUT11、12、13は、液晶表示デバイス18の入力対輝度特性を、見掛け上、図3(a)に示す入力対輝度特性に変換するものである。

【0022】LUT11、12、13に格納される変換データは図3(c)に示す入力対出力特性を表わすデータであるが、かかる変換データは次のようにして求める。

【0023】即ち、図3(a)、(b)に示すように、夫々の入力／輝度特性を関連付けて配置し、図3(b)に示す特性の入力階調レベルを図3(c)での出力階調レベルとし、また、R、G、B色毎に、図3(b)の特性の入力階調レベルに対する輝度に等しい輝度を示す図3(a)の特性での入力階調レベルを図3(c)における入力階調レベルとして、夫々このように対応させながらプロットしていくことにより、図3(c)に示す入力対出力特性が得られる。

【0024】例えば、図3(b)での特性Gについて、G信号の入力階調レベルが250のときのG色の輝度は最大の $232\text{ cd/m}^2$ であり、図3(a)での特性Gにおいて、G色の輝度がこの $232\text{ cd/m}^2$ であるときのG信号の入力階調レベルは250である。従って、図3(c)での特性Gにおいて、G信号の入力階調レベルが250であるときのこのG信号の出力階調レベルは250である。また、図3(b)での特性Bについて、B信号の入力階調レベルが0のときのG色の輝度は $0.2\text{ cd/m}^2$ であり、図3(a)での特性Bにおいて、B色の輝度がこの $0.2\text{ cd/m}^2$ であるときのB信号の入力階調レベルは0である。従って、図3(c)での特性Bにおいて、B信号の入力階調レベルが0であるときのこのB信号の出力階調レベルは0である。

【0025】このようにして図3(c)に示す入力対出力特性R、G、Bが求められるが、LUT11に格納される変換データはかかる入力対出力特性Rを表わしており、LUT12に格納される変換データはかかる入力対出力特性Gを表わしており、LUT13に格納される変換データはかかる入力対出力特性Bを表わしている。

【0026】そこで、R信号についてみると、図1において、いま、LUT11の入力R信号の階調レベルがXとすると、図3(c)に示す入力対出力特性Rを表わすLUT11の変換データにより、図3(c)に示すよう

に、この入力階調レベルXのR信号が階調レベルYのR信号に変換される。この変換されたR信号がDA変換器14を介して液晶表示デバイス18に供給されるのであるが、この供給されるR信号は、図3(c)で示す出力階調レベルYに等しい入力階調レベルYのR信号であり、液晶表示デバイス18がこの入力階調レベルYに対して、図3(b)に示すように、輝度ZのR色を発光する。ところで、このR色の輝度Zは、図3(a)において、ブラウン管の入力R信号の階調レベルを上記のXとしてときに発生するR色の輝度に等しい。このことはG、B信号についても同様である。従って、LUT11、12、13の階調レベルXの入力R、G、B信号(AD変換器8、9、10の出力R、G、B信号)に対し、液晶表示デバイス18で発生するR、G、B色の輝度は、この階調レベルXのR、G、B信号をそのままブラウン管の入力したときのこのブラウン管から発光するR、G、B色の輝度に等しいことになる。

【0027】このようにして、この実施形態では、液晶表示デバイス18の見掛け上の入力／輝度特性を図3(a)に示すようにすることができ、階調レベルに対するR、G、B色間の輝度の比率を一定とすることができる。従って、階調レベルに対して白色の色度を一定とすることができ、色再現性が向上する。

【0028】ここで、入力対出力特性R、Bは夫々、約195、200の入力階調レベル付近で出力階調レベル255に飽和している。これは、図3(a)に示すように、液晶表示デバイス18では、R色は約 $56\text{ cd/m}^2$ が、また、B色は約 $22\text{ cd/m}^2$ が夫々最大輝度であって、それ以上の階調レベルを出力することができないからである。

【0029】また、入力対出力特性R、Gは夫々、約15、22の入力階調レベル付近で出力階調レベル0に飽和している。これは、図3(a)に示すように、液晶表示デバイス18では、R色は約 $0.7\text{ cd/m}^2$ が、G色は約 $1.4\text{ cd/m}^2$ が最低輝度であって、それ以下の階調レベルを出力することができないからである。従って、液晶表示デバイス18で指定した色温度(ここでは、 $9300^\circ\text{K} + 27\text{MPCD}$ )を正確に再現できるのは、約22～約195の入力階調レベルの範囲ということになる。

【0030】次に、LUT11、12、13に以上のような変換データが設定されているものとして、この実施形態の特徴をなすAPLに応じた制御動作について図4により説明する。なお、kは図3(c)に示したLUT11、12、13の入力対出力特性を示すものであって、 $a_1$ 、 $a_2$ はクランプ回路5、6、7の出力信号波形の例を示しており、信号波形 $a_1$ が最小利得、信号波形 $a_2$ が最大利得の場合である。

【0031】同図において、最小利得の場合には、信号波形 $a_1$ の最大値、即ち、白レベルがLUT11、12、

13で約195の入力階調レベルになるように設定し、最大利得の場合には、信号波形a<sub>2</sub>の白レベルがLUT 11, 12, 13で255の入力階調レベルになるように設定しておく。また、これら信号波形a<sub>1</sub>, a<sub>2</sub>の黒レベルは、常に、LUT 11, 12, 13で約22の入力階調レベルになるようにしておく。

【0032】図1におけるAPL検出回路1は、入力R, G, B信号による映像信号のAPL（平均映像レベル）を検出し、検出したAPLが大きくて全体に明るい画面であるときには、増幅器2, 3, 4の利得を小さくするように動作することにより、これら増幅器2, 3, 4で入力信号波形を信号波形a<sub>1</sub>で示すようにする。これにより、全ての階調レベルに対して色温度一定、即ち、色ずれのない状態が実現できる。一方、APLが小さくて全体に暗い画面であるときには、APL検出回路1が増幅器の利得を大きくするように動作することにより、これら増幅器2, 3, 4で入力信号波形を信号波形a<sub>2</sub>で示すようにし、ピーク輝度が出せるようにする。勿論、入力階調レベルが195以上の場合には、色ずれは生ずるが、APLが低いときには、入力階調レベルが約195以上の映像領域の面積は小さく、この領域での色ずれは人間の目には気にならないと考えられる。

【0033】上記2つの状態をAPL検出回路1からの利得制御信号S<sub>1</sub>によって無段階に切り換えることにより、見掛け上ピーク輝度を維持しつつ色ずれの少ない映像表示を実現することができることになる。

【0034】以上のようにして、全体に明るい画面では、色ずれが少なく、全体に暗い画面では、白色輝度が高められた輝きのある映像となり、ブラウン管の表示映像に匹敵するメリハリのある映像表示を実現することができる。

【0035】図5は本発明による液晶表示装置の第2の実施形態を示すブロック図であって、37はAPL検出回路、38~40はクランプ回路であり、図1に対応する部分、信号には同一符号をつけて重複する説明を省略する。

【0036】この第2の実施形態は、図1に示した第1の実施形態の構成に加え、映像信号の振幅だけでなく、黒レベルもAPLに応じて制御する構成とし、引き締まった黒色表示を行なうこともできるようにしたものである。

【0037】同図において、APL検出回路37は、増幅器2~4の利得制御電圧S<sub>1</sub>を発生するとともに、クランプ回路38~40のレベル制御電圧S<sub>2</sub>も発生し、検出したAPLに応じてR, G, B信号の黒レベルも制御するようにする。これ以外の構成は、図1に示した第1の実施形態と同様である。

【0038】図6は図5におけるAPL検出回路37の一具体例を示す回路図であって、41はバッファ（Buf）、42は可変電源、43は出力端子であり、図2に

対応する部分には同一符号をつけて重複する説明を省略する。

【0039】同図において、抵抗32とコンデンサ33で形成される積分回路で得られる平均映像レベル（APL）を表わす電圧E<sub>YA</sub>は、また、可変電源42を制御する。この可変電源35からえられる電圧E<sub>YA</sub>に応じたレベルの電圧が、図5におけるクランプ回路38~40の利得制御電圧S<sub>2</sub>として出力端子43から出力される。

【0040】次に、図7により、この第2の本実施形態の動作を説明する。但し、信号波形b<sub>1</sub>, b<sub>2</sub>は図5におけるクランプ回路38~40の出力信号の波形であって、信号波形b<sub>1</sub>は利得が最小で黒レベルが最小の場合のものであり、信号波形b<sub>2</sub>は利得が最大で黒レベルが最大の場合のものである。なお、kはLUT 11~13の入力対出力特性を示すものであり、これは図1に示した第1の実施形態と同様とする。

【0041】図7において、クランプ回路38~40は増幅器2~4からのR, G, B信号をクランプするのであるが、このクランプとしては、信号波形b<sub>1</sub>, b<sub>2</sub>のようにする。信号波形b<sub>1</sub>は、その最大値、即ち、白レベルが約195の階調レベルに、黒レベルが0の階調レベルに夫々なるようにクランプするものであり、信号波形b<sub>2</sub>は、白レベルが255の階調レベルに、黒レベルが約22の階調レベルに夫々なるようにクランプするものである。

【0042】次に、この第2の実施形態のAPLによる制御動作について説明する。

【0043】APL検出回路37は、入力R, G, B信号をもとにしてAPLを検出するが、この検出の結果、APLが大きくて全体に明るい画面のときには、図7の信号波形b<sub>1</sub>で示すように、利得制御電圧S<sub>1</sub>によって白レベルを約195の階調レベルとするとともに、レベル制御電圧S<sub>2</sub>によって黒レベルを0の階調レベルとし、明るい方の階調で色ずれが生じないようにするとともに、暗い方の階調では、多少の色ずれはあるものの、黒レベルを下げることによって、いわゆる、黒浮きのない状態を実現する。一方、APLが小さくて全体に暗い画面のときには、利得制御電圧S<sub>1</sub>によって白レベルを255の階調レベルとするとともに、レベル制御電圧S<sub>2</sub>によって黒レベルを約22の階調レベルとし、ピーク輝度を出すとともに、黒レベルを色ずれのないレベルまで高めて、低輝度映像の色づきなどが無い状態としている。

【0044】上記2つの状態をAPL検出回路37の出力電圧S<sub>1</sub>, S<sub>2</sub>で無段階に切り換えることにより、見掛け上ピーク輝度を維持しつつ色ずれの少ない黒の引き締まった映像表示を実現することができる。

【0045】以上のようにして、この第2の実施形態では、全体に明るい画面では、色ずれが少なく、かつ黒色が引き締まったコントラストのある映像となるし、全体

に暗い画面では、白色輝度が上がって輝きがあり、かつ低輝度レベルの色ずれの少ない映像となり、ブラウン管での映像に匹敵するメリハリのある映像表示を実現することができる。

【0046】なお、増幅器2~4の利得やクランプ回路38~40のレベルを制御する代わりに、AD変換器8~10の基準電圧を制御することにより、第1、第2の実施形態と同様の効果を得ることもできる。

【0047】図8は本発明による液晶表示装置の第3の実施形態を示すブロック図であって、44、45は入力端子、46はAPL検出回路、47はRGBデコード回路であり、図5に対応する部分には同一符号をつけて重複する説明を省略する。この第3の実施形態は、輝度信号Yと色度信号Cとを入力信号とするものである。

【0048】同図において、入力端子44からは輝度信号Yが入力し、RGBデコード47とAPL検出回路46とに供給される。また、入力端子45から色度信号Cが入力し、RGBデコード47に供給される。APL検出回路46は輝度信号YからAPLを検出し、このAPLに応じた利得制御電圧S1とレベル制御電圧S2とを生成してRGBデコード47に供給する。RGBデコード47は輝度信号YをデコードしてR、G、B信号に変換するものであるが、例えば、東芝製TA1222などの利得調整端子やクランプレベル調整端子を有して利得調整、直流レベル調整及びクランプ機能を備えたテレビ用ICを用いるものであって、利得制御電圧S1をこの利得調整端子に供給することにより、先の実施形態のように、信号波形の白レベルを規定し、また、レベル制御電圧S2をこのクランプレベル調整端子に供給することにより、先の実施形態のように、黒レベルを規定する。

【0049】かかる構成により、この第3の実施形態では、先の実施形態のような増幅器2~4やクランプ回路5~7などの外付け回路が不要になり、部品点数が低減し、回路構成が簡略化されて低コスト化される。

【0050】図9は図8におけるAPL検出回路46の一具体例を示すブロック図であって、図6に対応する部分には同一符号をつけて重複する説明を省略する。

【0051】同図において、この具体例は、図5に示したAPL検出回路でバッファ24~26、抵抗27~30を省いた構成をなすものであって、入力端子からの輝度信号Yがバッファ31を介して積分回路に供給され、そのAPLの電圧E<sub>AY</sub>が形成される。この電圧E<sub>AY</sub>によって可変電源35、42が制御され、利得制御電圧S1とレベル制御電圧S2とが得られる。

【0052】このように、この第3の実施形態では、APL回路46も構成を簡略化でき、特に、テレビ機能中心の液晶表示装置を実現する際、回路部品点数が少なくてその分コストを抑えることができる。

【0053】図10は本発明による液晶表示装置の第4の実施形態を示すブロック図であって、48はAPL検

出演算回路、49~51は乗算器、52~54は加算器であり、図1に対応する部分には同一符号をつけて重複する説明を省略する。

【0054】この第4の実施形態は、図5に示した第2の実施形態をデジタル化したものであって、図10に示すように、AD変換器8、9、10とLUT11、12、13との間に乗算器49~51と加算器52~54とを設けて、これら乗算器49~51に図5での増幅器2、3、4の利得制御の機能を持たせ、また、加算器52~54に図5でのクランプ回路38、39、40のレベル制御機能を持たせたものである。

【0055】入力端子19、20、21から入力したR、G、B信号は夫々、AD変換器8、9、10でデジタルR、G、B信号に変換された後、乗算器49、50、51とAPL検出演算回路48とに供給される。APL検出演算回路48では、これらR、G、B信号によるAPLが検出されてこのAPLに応じた乗算係数D1と加算係数D2とが生成される。

【0056】乗算器49、50、51では、供給されたデジタルR、G、B信号に乗算係数D1が乗算され、APLに応じた利得制御が行なわれる。また、加算器52、53、54では、乗算器49、50、51からのデジタルR、G、B信号に加算係数D2が加算され、APLに応じたレベル制御が行なわれる。

【0057】ここで、APL検出演算回路48で検出されるAPLが大きく、全体として明るい画面である場合には、乗算係数D1や加算係数D2が適宜低められ、これにより、白レベルや黒レベルが下げられる。また、APLが小さくて全体として暗い画面である場合には、乗算係数D1や加算係数D2が適宜高められ、これにより、白レベルや黒レベルが高められる。このようにして、図7で説明したのと同様の効果が得られることになる。

【0058】図11は図10におけるAPL検出演算回路48の一具体例を示すブロック図であって、55~57は入力端子、58~60は乗算器、61~63は係数器、64、65は加算器、66は乗算器、67は係数器、68は加算器、69はレジスタ、70はタイミング制御回路、71はラッチ回路、72、73はLUT、74、75は出力端子である。

【0059】同図において、入力端子55、56、57から入力したデジタルR、G、B信号は夫々、乗算器58、59、60に供給されて係数器61、62、63に格納されている係数が乗算された後、加算器64、65で加算処理されてデジタル輝度信号Yが生成される。NTSC方式の映像信号の場合、係数器61、62、63に格納されている係数の比率は、上記のように、0.3:0.59:0.11である。

【0060】加算器65から出力されるデジタル輝度信号Yは、乗算器66で係数器67に格納されている所



定の係数が乗算された後、加算器68とレジスタ81とを用いて1垂直走査期間毎に順次累積加算処理される。ここで、係数器67に格納されている係数は1/(1垂直走査期間での累積回数)の値であり、また、タイミング制御回路70はレジスタ69を1垂直走査期間毎にリセットする。これにより、加算器68からは、デジタル輝度信号Yの垂直走査期間での平均値、即ち、APLを表わすデータ(APLデータ)が得られることになる。加算器68からの累積加算値はラッチ回路71に供給され、タイミング制御回路70によって1垂直走査期間の経過毎にラッチされる。これにより、ラッチ回路71にAPLデータがラッチされる。

【0061】ラッチ回路71でラッチされたAPLデータは、一方では、LUT72で乗算係数D1に変換され、出力端子74から乗算器49~51(図1)に供給され、他方、LUT73で加算器73で加算係数D2に変換されて出力端子75から加算器52~54(図1)に供給される。LUT72,73には、図5に示した第2実施形態と同様に、APLが高いとき、乗算係数D1,加算係数D2を下げ、APLが低いとき、乗算係数D1,加算係数D2を上げるように、変換データが格納されている。

【0062】以上のように、この第4の実施形態においても、上記のデジタル処理により、第2実施形態と同様に、見掛け上ピーク輝度を維持しつつ色ずれの少ない黒の引き締まった映像表示を実現することができる。また、デジタル処理によるものであるから、AD変換後からDA変換直前までの回路などをLSI化することができ、部品点数を少なくして低コスト化できるし、ブラウン管による映像表示に匹敵するメリハリのある映像表示を実現することができる。

【0063】図12は本発明による液晶表示装置の第5の実施形態を示すブロック図であって、76,77はAD変換器、78はデジタルRGBデコーダ、79はAPL検出演算回路であり、図10に対応する部分には同一符号をつけて重複する説明を省略する。

【0064】この実施形態は、図10に示した第4の実施形態で、R,G,B信号の代わりに、輝度信号Yと色度信号Cとを入力するようにしたものである。

【0065】図12において、入力端子44,45から入力された輝度信号Yと色度信号Cとは夫々、AD変換器76,77でデジタル輝度信号Y,デジタル色度信号Cに変換された後、デジタルRGBデコーダ78に供給され、デジタルR,G,B信号にデコードされる。

【0066】また、AD変換器76からのデジタル輝度信号Yは、また、APL検出演算回路79にも供給される。このAPL検出演算回路79では、供給されたデジタル輝度信号YがAPLが検出され、さらに、このAPLに応じた乗算係数D1と加算係数D2とが生成される。

【0067】以上以外の構成は、図10に示した実施形態と同様である。

【0068】図13は図12におけるAPL検出演算回路79の一具体例を示すブロック図であって、図11に対応する部分には同一符号をつけて重複する説明を省略する。

【0069】この具体例は、AD変換器76からのデジタル輝度信号Yを演算処理するものであるから、図11に示した具体例でのデジタルR,G,B信号からデジタル輝度信号Yを生成する部分(即ち、乗算器58~60,係数器61~63及び加算器64,65からなる部分)を不要とするものであり、図13に示すように、かかるデジタル輝度信号YがAD変換器76(図12)から供給されて乗算器66に供給される。それ以外の構成及び動作は、図11に示した具体例と同様である。

【0070】このようにして、この第5の実施形態も、図10で示した第4の実施形態と同様の効果が得られる。

【0071】図14は本発明による液晶表示装置の第6の実施形態を示すブロック図であって、80は演算部、81R<sub>1</sub>~81R<sub>n</sub>,81G<sub>1</sub>~81G<sub>n</sub>,81B<sub>1</sub>~81B<sub>n</sub>はLUT、82R<sub>1</sub>,82R<sub>2</sub>,82G<sub>1</sub>,82G<sub>2</sub>,82B<sub>1</sub>,82B<sub>2</sub>は選択手段、83はAPL検出演算回路であり、図10に対応する部分には同一符号をつけて重複する説明を省略する。

【0072】この第6の実施形態は、図10における乗算器49~51の利得制御機能などをLUTに持たせるようにしたものである。

【0073】同図において、AD変換器8,9,10とDA変換器14,15,16との間に、演算部80が設けられている。この演算部80は、AD変換器8,9,10から出力されるR,G,B信号毎に、APL検出演算回路83で検出されるこれらデジタルR,G,B信号によるAPLに応じて、図10における乗算器49~51によるものと同様の利得制御と図10におけるLUT11~13によるものと同様の変換とを行なうものであり、デジタルR信号に対するn個のLUT81R<sub>1</sub>~81R<sub>n</sub>と2個の選択手段82R<sub>1</sub>,82R<sub>2</sub>、デジタルG信号に対するn個のLUT81G<sub>1</sub>~81G<sub>n</sub>と2個の選択手段82G<sub>1</sub>,82G<sub>2</sub>、デジタルB信号に対するn個のLUT81B<sub>1</sub>~81B<sub>n</sub>と2個の選択手段82B<sub>1</sub>,82B<sub>2</sub>、及び上記のAPL検出演算回路83で構成されている。

【0074】デジタルR,G,B信号に対する演算部80の動作は同様であるので、いま、デジタルR信号について説明すると、AD変換器8から出力されるデジタルR信号は、演算部80において、LUT81R<sub>1</sub>~81R<sub>n</sub>のうちの選択手段82R<sub>1</sub>で選択されたLUT81R<sub>i</sub>(但し、i=1,2,...,n)に供給される。また、選択手段82R<sub>2</sub>は選択手段82R<sub>1</sub>が選択したLUT8

1 Riを選択するものであり、LUT81 Riで変換されたデジタルR信号は選択手段82 R2を介してDA変換器14に供給される。

【0075】ここで、APL検出演算回路83は、検出したAPLをその大きさに応じてn個に区分して夫々をランク付け、ランクiの大きさのAPLがi番目のLUT81 Riに対応するようにしている。即ち、APL検出演算回路83は、検出したAPLの大きさがランクiのものであるとき、選択手段82 R1、82 R2を制御してi番目のLUT81 Riを選択させる。

【0076】ここで、最初のLUT81 R1には、利得を最大にするときの変換データが格納され、最後のLUT81 Rnには、利得を最小にするときの変換データが格納されている。また、これらLUT81 R2, ..., 81 R(n-1)には夫々、最大利得と最小利得との間の(n-2)段階の利得夫々に対応し、この対応した利得にするときの変換データが格納されている。

【0077】最大利得を得るためのLUT81 R1に格納される変換データとしては、図3(c)に示した入力対出力特性を表わす変換データとすればよい。また、最小利得を得るためのLUT81 Rnに格納される変換データとしては、図15(a)に示すブラウン管の入力対輝度特性と、図15(b)に示す図3(b)と同様の液晶表示デバイス18の入力対輝度特性とから、図3で説明したようにして求めた図15(c)に示す入力対出力特性を表わす変換データとする。さらに、LUT81 R2, ..., 81 R(n-1)の各変換データとしては、これら図3(c)に示す入力対出力特性と図15(c)に示す入力対出力特性との間の特性であって、これらから直線補間により求めた入力対出力特性を表わす変換データとする。

【0078】なお、この場合、AD変換器8から出力されるデジタルR信号の最大階調レベルを255になるようにしておくことはいうまでもない。

【0079】ここで、図15(a)に示すブラウン管の入力対輝度特性は、ガンマ値を2.6、色温度9300°K+27MPCD(x=281, y=3.11)としたときのものであって、図3(a)に示した入力対輝度特性とは異なり、デジタルR信号の入力階調レベルが最大値255であるときの輝度が図15(b)でのR色の最大輝度56cd/m<sup>2</sup>になるようにしている。また、図15(a)において、デジタルG, B信号の入力階調レベルが最大値255であるときの輝度が夫々、115cd/m<sup>2</sup>, 21cd/m<sup>2</sup>になるようにしている。

【0080】デジタルG, B信号についても同様であり、図3(c)に示す入力対出力特性R, G, Bを表わす変換データが夫々LUT81 R1, 81 G1, 81 B1に格納され、図15(c)に示す入力対出力特性R, G, Bを表わす変換データが夫々LUT81 Rn, 81 Gn, 81 Bnに格納されている。そして、図3(c)に示す入力対出力

特性Rと図15(c)に示す入力対出力特性Rとの間の直線補間で求めた(n-1)個の入力対出力特性Rを表わす変換データが、利得を大きくする順にLUT81 R2, ..., 81 R(n-1)に格納される。LUT81 G2, ..., 81 G(n-1)及びLUT81 B2, ..., 81 B(n-1)についても同様である。

【0081】そこで、APL検出演算回路83は、最小のランクのAPLを検出したとき、選択手段82 R1, 82 R2を制御してLUT81 R1を選択する。これにより、AD変換器8からのデジタルR信号はLUT81 R1の変換データによって変換処理され、DA変換器14を介して液晶表示デバイス18に供給されるが、このときの液晶表示デバイス18から発生されるR色は図3(a)における入力対輝度特性Rを満足する。また、APL検出演算回路83は、最大のランクのAPLを検出すると、選択手段82 R1, 82 R2を制御してLUT81 Rnを選択する。これにより、AD変換器8からのデジタルR信号はLUT81 Rnの変換データによって変換処理され、DA変換器14を介して液晶表示デバイス18に供給されるが、このときの液晶表示デバイス18から発生されるR色は図15(a)における入力対輝度特性Rを満足する。この場合、LUT81 Rnの変換データによる図15(c)での入力対出力特性によって利得が抑えられている。LUT81 R2, ..., 81 R(n-1)についても、検出されるAPLの大きさに応じて利得が抑えられている。

【0082】このことはG, B信号についても同様であり、この結果、AD変換器8, 9, 10からのデジタルR, G, B信号の全ての階調レベルに対し、その階調レベルに応じた利得が設定されて液晶表示デバイス18で発生するR, G, B色が飽和することなく、最大輝度での色ずれもなくすることができる。従って、この第6の実施形態も、図1に示した第1の実施形態と同様の効果が得られることになる。

【0083】なお、APL検出演算回路83は、図11に示した構成としてよく、LUT72, 72から出力されるデータD1, D2のいずれかの値に応じて、上記のように、演算部80を制御するようにする。勿論、この場合、これらLUT72またはLUT73には、選択手段82 R1, 82 R2や選択手段82 G1, 82 G2及び選択手段82 B1, 82 B2を制御できる変換データが格納されていることはいうまでもない。

【0084】この第6の実施形態においても、デジタル処理を行なうものであるから、処理回路をLSI化でき、部品点数を少なくすることができるし、先の第1の実施形態と同様、ブラウン管の表示映像に匹敵するメリハリのある映像表示を実現することができる。

【0085】図16は本発明による液晶表示装置の第7の実施形態を示すブロック図であって、図12及び図14に対応する部分には同一符号をつけている。

【0086】同図において、この第7の実施形態は、図14に示した第6の実施形態において、図12に示した第5の実施形態のように、輝度信号Yと色度信号Cとを入力信号としたものである。即ち、入力端子44、45から入力された輝度信号Yと色度信号Cとは夫々、AD変換器76、77でデジタル輝度信号、デジタル色度信号に変換された後、デジタルRGBデコーダ78に供給されてデジタルR、G、B信号にデコードされ、演算部80に供給される。この演算部80では、これらデジタルR、G、B信号の図14における演算部80と同様の変換処理が行なわれる。

【0087】ここで、演算部80でのAPL検出演算回路84は図13に示す構成をなしており、LUT72、73からのデータD1、D2のいずれかに応じて選択手段82R1、82R2や選択手段82G1、82G2、選択手段82B1、82B2が制御される。勿論、この場合、これら選択手段が切り換えられるように、LUT72または73に変換データが設定されている。

【0088】このように、この第7の実施形態においても、第1の実施形態と同様、ブラウン管の表示映像に匹敵するメリハリのある映像表示を実現することができる。

【0089】図17は本発明による液晶表示装置の第8の実施形態を示すブロック図であって、1'はAPL検出回路、2'~4'は利得可変増幅器、5'~7'はクランプ回路、8'~10'はAD変換機、11'~13'はLUT、14'~16'はDA変換器、17'は制御回路、18'は液晶表示デバイス、19'~23'は入力端子、85、85'、86、86'はバッファ、87、87'は端子、88、89は液晶表示部であり、図1に対応する部分には同一符号をつけて重複する説明は省略する。

【0090】同図において、この第8の実施形態は、2台の同一構成の液晶表示部88、89を連動して動作させるものであって、例えば、夫々の液晶表示部88、89の液晶表示デバイス18、18'に映出される映像を同じスクリーン（図示せず）に投写表示するマルチスクリーン方式のディスプレイ装置などに用いられるものであり、このような場合のこれら液晶表示部88、89の表示映像間の色ずれをなくすようにするものである。

【0091】ここで、入力端子19、20、21からのR、G、B信号と入力端子19、20、21からのR、G、B信号とは同じ映像信号のものであっても、異なる映像信号のものであってもよい。勿論、同じ映像信号の一部のR、G、B信号を入力端子19、20、21から入力し、残りの部分のR、G、B信号を入力端子R、G、B信号を入力端子19'、20'、21'から入力するようにして、スクリーン全体に1つの映像を表示するようにしてもよい、少なくともこの場合には、入力端子22、22'から入力される水平同期信号Hや入力端子23、23'から入力される垂直同期信号は同期している。

【0092】APL検出回路1の検出APLに応じた利得制御電圧S1はバッファ86に供給され、また、APL検出回路1'の検出APLに応じた利得制御電圧S1'はバッファ86'に供給される。ここで、バッファ86の出力端子はバッファ85と端子87とに接続され、また、バッファ86'の出力端子はバッファ85'と端子87'とに接続されている。さらに、これら端子87、87'は互いに接続されている。

【0093】ここで、バッファ86、86'は選択機能を有する。即ち、バッファ86は、それ自身の出力電圧が端子87での電圧よりも高いときには、その出力電圧をバッファ85と端子87に供給するが、その出力電圧が端子87での電圧よりも低いときには、この端子87での電圧をバッファ85に供給する。バッファ86'もこれと同じ機能を有している。従って、バッファ86、86'の代わりにダイオードを用いてもよい。

【0094】そこで、APL検出回路1で検出されるAPLがAPL検出回路1'で検出されるAPLよりも大きく、利得制御電圧S1<利得制御電圧S1'とする。と、液晶表示デバイス89において、この利得制御電圧S1'がバッファ85'を介して利得可変増幅器2'~4'に供給され、これとともに、この利得制御電圧S1'は端子87'、87とバッファ85とを介して液晶表示部88の利得可変増幅器2~4にも供給される。これにより、液晶表示部88の利得可変増幅器2~4も、また、液晶表示部89の利得可変増幅器2'~4'も、液晶表示部89のAPL検出回路1'で検出されたAPLに応じて利得制御されることになる。

【0095】また、利得制御電圧S1<利得制御電圧S1'のときには、液晶表示デバイス88において、この利得制御電圧S1がバッファ85を介して利得可変増幅器2~4に供給され、これとともに、この利得制御電圧S1は端子87、87'とバッファ85'を介して液晶表示部88の利得可変増幅器2'~4'にも供給される。これにより、液晶表示部88の利得可変増幅器2~4も、また、液晶表示部89の利得可変増幅器2'~4'も、液晶表示部89のAPL検出回路1で検出されたAPLに応じて利得制御されることになる。

【0096】これ以外の動作は、液晶表示部88、89とも図1に示した第1の実施形態と同様であり、このようにして、液晶表示部88、89では、同じ利得制御電圧で、さらに具体的には、APL検出回路1、1'で検出されるAPLのうちで大きい方のAPLに応じて利得可変増幅器2~4、2'~4'が利得制御されることになり、液晶表示部88、89間の利得のばらつきがなくなつて、マルチスクリーン表示においても、輝度差や色の差のない均一な映像表示になるとともに、ブラウン管の表示映像に匹敵するメリハリのある映像表示を実現することができる。

【0097】この第8の実施形態は、図1に示した第1

の実施形態を2台用いたものであるが、3台以上用いるようにしてもよく、同様の効果が得られるし、また、それ以外の図面で示した実施形態を2台以上用いて同様の利得制御を行なうようにすることもできる。

【0098】ところで、以上説明した各実施形態では、APL検出回路やAPL検出演算回路を用いて各部の制御を行なっていたが、色ずれ量を検出し、その検出した色ずれ量に応じて各部の制御を行なうようにしてもよい。

【0099】図18はかかる色ずれ量検出回路の一具体例を示す回路図であって、88~90は入力端子、91~93は比較器、94~96は抵抗、97~99はコンデンサ、100~102はバッファ、103~106は抵抗、107、108はバッファ、109、110は可変電源、111、112は出力端子である。

【0100】同図において、入力端子88、89、90から入力されたR、G、B信号は夫々比較器91、92、93で基準電圧 $E_R$ 、 $E_G$ 、 $E_B$ と比較される。これら基準電圧 $E_R$ 、 $E_G$ 、 $E_B$ は、R、G、B信号が図7に示した入力対出力特性R、G、Bで出力が飽和する入力に相当する電圧レベルに設定されている。図7に示す入力対出力特性の場合、R信号は約195の入力階調レベルで出力が飽和するから、基準電圧 $E_R$ をこの約195の階調レベルとし、G信号は約255の入力階調レベルで出力が飽和するから、基準電圧 $E_G$ をこの約255の階調レベルとし、B信号は約200の入力階調レベルで出力が飽和するから、基準電圧 $E_B$ をこの約200の階調レベルとする。

【0101】比較器91、92、93からは夫々、R、G、B信号が基準電圧 $E_R$ 、 $E_G$ 、 $E_B$ を越えると、R、G、B信号と基準電圧 $E_R$ 、 $E_G$ 、 $E_B$ との差のレベルの差信号 $\Delta R$ 、 $\Delta G$ 、 $\Delta B$ が出力されるのであるが、このように基準電圧 $E_R$ 、 $E_G$ 、 $E_B$ の大きさを設定することにより、例えば、図5において、入力端子19、20、21から入力されるR、G、B信号を、上記のように、利得制御やレベル制御をせずにLUT11、12、13で変換した場合には、これらR、G、B信号の階調レベルがかかる基準電圧 $E_R$ 、 $E_G$ 、 $E_B$ を越えたとき、映像表示デバイス18による表示映像に色ずれが発生するものであるから、かかる色ずれが発生する期間、比較器91、92、93の少なくともいずれか1つから色ずれ量に応じたレベルの上記の差信号が出力されることになる。

【0102】比較器91から出力される差信号 $\Delta R$ は、抵抗94とコンデンサ97とからなる積分回路で積分されて平均化された後、バッファ100を介して抵抗103に供給される。同様にして、比較器92から出力される差信号 $\Delta G$ は、抵抗95とコンデンサ98とからなる積分回路で積分されて平均化された後、バッファ101を介して抵抗104に供給され、比較器92から出力される差信号 $\Delta B$ は、抵抗96とコンデンサ99とからな

る積分回路で積分されて平均化された後、バッファ102を介して抵抗105に供給される。これら積分回路の時定数は、垂直走査期間よりも長い値に設定されている。抵抗103~105と抵抗106とは加算器を構成しており、バッファ100、101、102の出力信号をこれら抵抗103、104、105の抵抗値の比率で加算する。これにより、この加算器からは色ずれ量に応じたレベルの電圧が得られる。この電圧は色ずれ量を示す指数に相当する。

10 【0103】かかる加算器の出力電圧は、一方では、バッファ107を介して可変電源109の制御電圧として使用され、他方では、バッファ108を介して可変電源110の制御電圧として使用される。これにより、可変電圧源109からは色ずれ量に応じた利得制御電圧S1が得られ、出力端子111から、例えば、図5での利得可変増幅器2、3、4に供給され、また、可変電圧源110からは色ずれ量に応じたレベル制御電圧S2が得られ、出力端子112から、例えば、図5でのクランプ回路38、39、40に供給される。

20 【0104】図1に示した第1の実施形態においても、これと同様の構成の色ずれ量検出回路をAPL検出回路1の代わりに用いることができる。但し、この場合には、図18において、バッファ108や可変電源110は不要となる。また、図8に示した第3の実施形態においても、RGBデコーダ47からのR、G、B信号を用いることにより、APL回路46の代わりにこの色ずれ量検出回路を用いることができる。

【0105】上記の色ずれ量の指数である加算結果を一定値に抑えるようにすることができ、表示映像の色ずれを精度良く抑えることができるようになる。

30 【0106】図19はデジタルR、G、B信号を入力信号とする色ずれ量検出回路の他の具体例を示すブロック図であって、113~115は入力端子、116~118は比較器、119~121はレジスタ、122~124はカウンタ、125、126は加算器、127はラッチ回路、128はタイミング制御回路、129、130はLUT、131、132は出力端子である。

【0107】入力端子113、114、115からのデジタルR、G、B信号は夫々比較器116、117、118に供給され、レジスタ119、120、121に格納されている基準データ $D_R$ 、 $D_G$ 、 $D_B$ と比較される。これら基準データ $D_R$ 、 $D_G$ 、 $D_B$ も、図18における基準電圧 $E_R$ 、 $E_G$ 、 $E_B$ と同様に、例えば、図7における入力対出力特性R、G、Bが飽和する入力階調レベルに相当する値に設定されており、比較器116、117、118からは、夫々デジタルR、G、B信号での画素の階調レベルが基準データ $D_R$ 、 $D_G$ 、 $D_B$ を越えるとき（即ち、色ずれを生ずる階調レベルのとき）、画素毎にその階調レベルと基準データ $D_R$ 、 $D_G$ 、 $D_B$ との差分値が出力される。

40 【0108】比較器116、117、118からの差分値

は夫々カウンタ 122, 123, 124 に供給され、垂直走査期間毎に累積加算される。ここで、カウンタ 122, 123, 124 としては夫々、図 11 での係数器 67, 乗算器 66, 加算器 68 及びレジスタ 69 とからなる部分と同じ構成をなしており、かかる係数器 67 に 1/(垂直走査期間での画素数) の係数値が格納されて、この係数値が比較器 116, 117, 118 からの差分値に乗算器 66 で乗算され、この乗算器 66 の出力が加算器 68 とレジスタ 69 とによって累積加算されるようにしている。

【0109】これらカウンタ 122, 123, 124 の累積加算値は加算器 125, 126 によって加算され、ラッチ回路 127 でラッチされる。カウンタ 122, 123, 124 で垂直走査期間毎に最後の画素の上記差分値が加算されると、タイミング制御回路 128 によってリセットされるが、ラッチ回路 127 では、その直前でのカウンタ 122, 123, 124 で垂直走査期間の最後の画素の上記差分値が加算された直後に加算器 126 の出力をラッチする。これにより、ラッチ回路 127 では、比較器 116 ~ 118 からの差分値の垂直走査期間での平均値が得られることになり、これが色ずれ量の指数に相当する値となる。この値は、一方では、LUT 129 で乗算データ D1 に変換されて出力端子 131 から出力され、他方では、LUT 130 で乗算データ D2 に変換されて出力端子 132 から出力される。

【0110】かかる構成の色ずれ量検出回路は、図 10 に示す第 4 の実施形態や図 14 に示す第 6 の実施形態での APL 検出演算回路 48 の代わりに用いることができ、APL 検出の場合とは異なって、上記色ずれ量の指数である加算結果を一定値に抑えるようにすることができ、色ずれを精度良く抑えることができるようになる。

【0111】また、図 12 や図 16 に示した実施形態においても、ディジタル RGB デコーダ 78 から出力されるディジタル R, G, B 信号を用いることにより、APL 検出演算回路 79, 84 の代わりにかかる色ずれ量検出回路を用いることができ、同様の効果を得ることができる。

【0112】以上のように、APL 検出だけではなく、上記の色ずれ量検出でも、有効な効果が得られることになる。

【0113】なお、以上の実施形態では、液晶表示装置を主に説明したが、ブラウン管に替わる表示装置として PDP や EL など様々のものがあり、これらの表示デバイスでも、入力対輝度特性をブラウン管のそれに模擬しようとする際、本発明を適用することができ、同様の効果を得ることができる。

【0114】

【発明の効果】以上説明したように、本発明によれば、全体に明るい画面では、色ずれが少なく、かつ黒色が締まったコントラストの表示映像を得ることができるし、

全体に暗い画面では、例えば、小面積の白色部分の輝度が高まって輝きのあり、かつ低輝度レベルの色ずれの少ない表示映像を得ることができ、ブラウン管の表示映像に匹敵するメリハリのある映像表示を実現することができる。

【図面の簡単な説明】

【図 1】本発明による液晶表示装置の第 1 の実施形態を示すブロック図である。

10 【図 2】図 1 における APL 検出回路の一具体例を示すブロック図である。

【図 3】図 1 における LUT に格納される変換データの作成要領を示す図である。

【図 4】図 1 に示す第 1 の実施形態での APL に応じた制御動作を示す図である。

【図 5】本発明による液晶表示装置の第 2 の実施形態を示すブロック図である。

【図 6】図 5 における APL 検出回路の一具体例を示すブロック図である。

20 【図 7】図 5 に示す第 2 の実施形態での APL に応じた制御動作を示す図である。

【図 8】本発明による液晶表示装置の第 3 の実施形態を示すブロック図である。

【図 9】図 8 における APL 検出回路の一具体例を示すブロック図である。

【図 10】本発明による液晶表示装置の第 4 の実施形態を示すブロック図である。

【図 11】図 10 における APL 検出演算回路の一具体例を示すブロック図である。

30 【図 12】本発明による液晶表示装置の第 5 の実施形態を示すブロック図である。

【図 13】図 12 における APL 検出演算回路の一具体例を示すブロック図である。

【図 14】本発明による液晶表示装置の第 6 の実施形態を示すブロック図である。

【図 15】図 14 における LUT に格納される変換データの作成要領を示す図である。

【図 16】本発明による液晶表示装置の第 7 の実施形態を示すブロック図である。

40 【図 17】本発明による液晶表示装置の第 8 の実施形態を示すブロック図である。

【図 18】本発明による液晶表示装置に用いる色ずれ量検出回路の一具体例を示すブロック図である。

【図 19】本発明による液晶表示装置に用いる色ずれ量検出回路の他の具体例を示すブロック図である。

【符号の説明】

1, 1' APL (映像平均レベル) 検出回路

2 ~ 4, 2' ~ 4' 利得可変増幅器

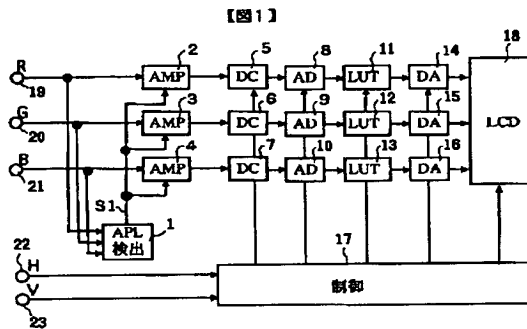
5 ~ 7, 5' ~ 7' クランプ回路

11 ~ 13, 11' ~ 13' LUT (ルックアップテーブル)

21

- 18, 18' 液晶表示デバイス  
 37 APL検出回路  
 38~40 レベル可変クランプ回路  
 46 APL検出回路  
 47 RGBデコーダ  
 48 APL検出演算回路  
 49~51 乗算器  
 52~54 加算器  
 78 デジタルRGBデコーダ  
 79 APL検出演算回路

【図1】

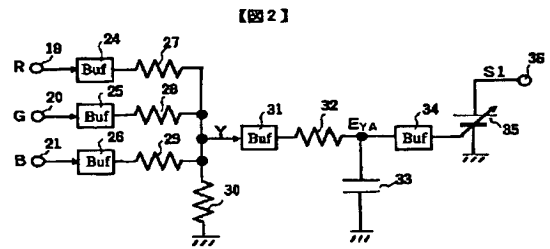


22

- 80 演算部  
 81 R<sub>1</sub>~81 R<sub>n</sub>, 81 G<sub>1</sub>~81 G<sub>n</sub>, 81 B<sub>1</sub>~81 B<sub>n</sub>  
 LUT  
 82 R<sub>1</sub>, 82 R<sub>2</sub>, 82 G<sub>1</sub>, 82 G<sub>2</sub>, 82 B<sub>1</sub>, 82 B<sub>2</sub>  
 選択手段  
 83, 84 APL検出演算回路  
 85, 85', 86, 86' バッファ  
 87, 87' 端子  
 88, 89 液晶表示部

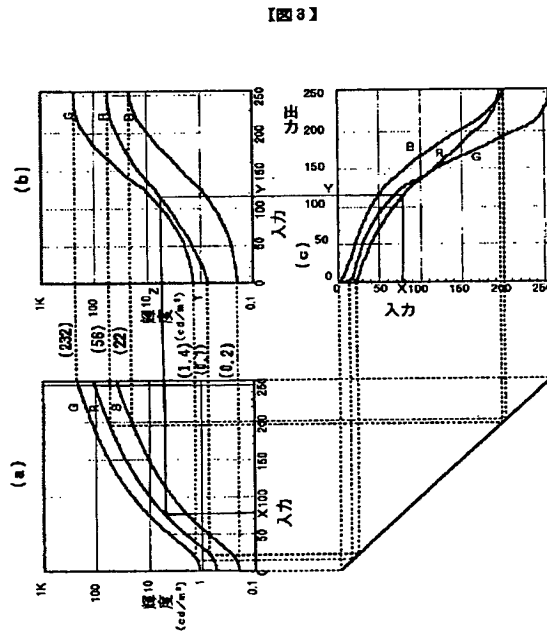
10

【図2】

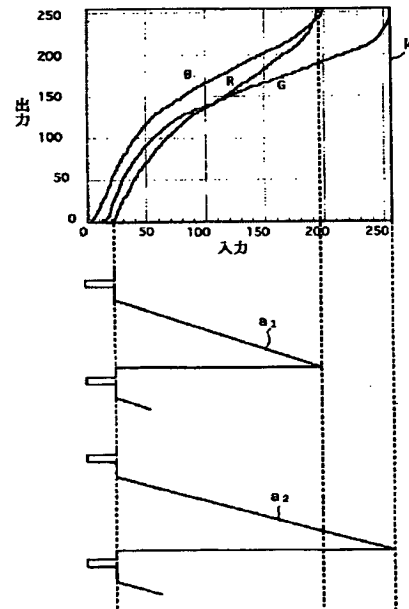


【図3】

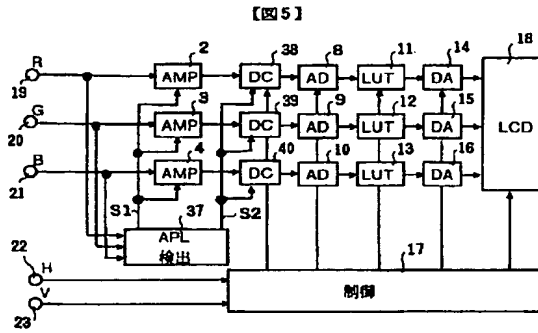
【図3】



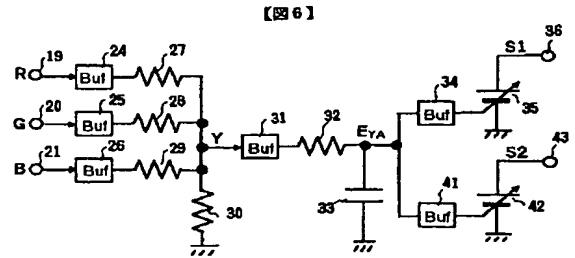
【図4】



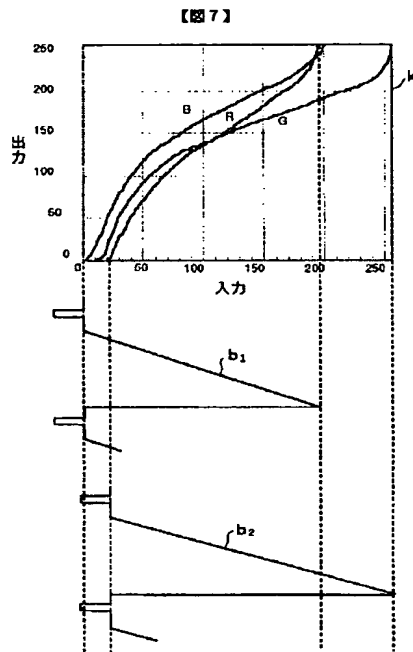
【図 5】



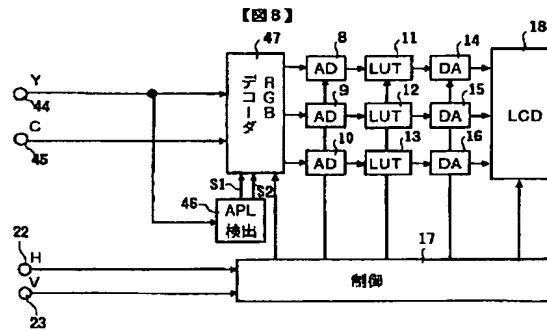
【図 6】



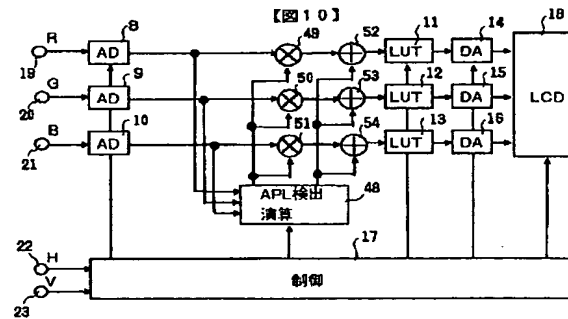
【図 7】



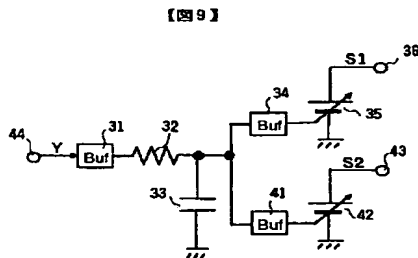
【図 8】



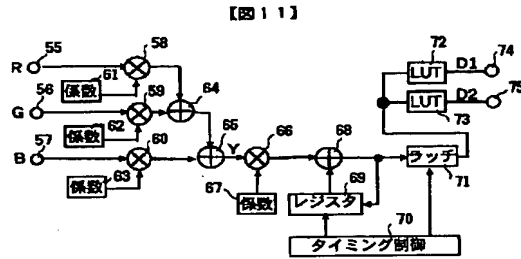
【図 10】



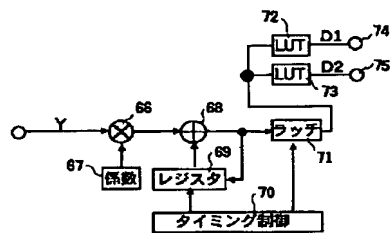
【図 9】



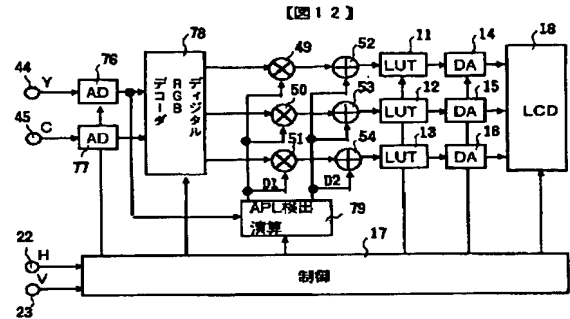
【図 11】



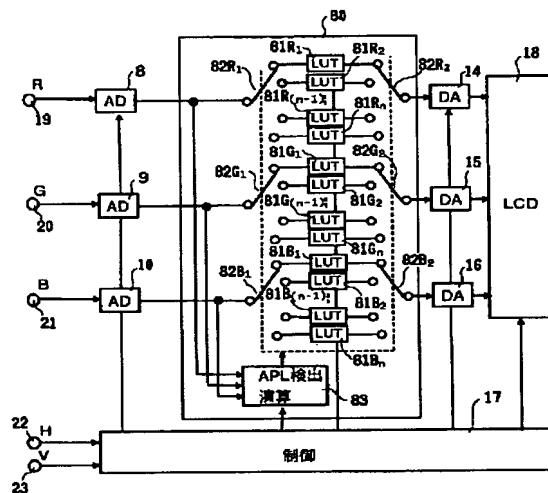
【図 13】



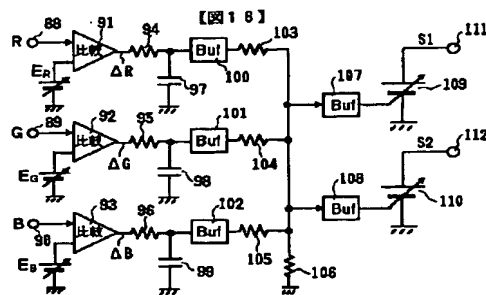
【図 12】



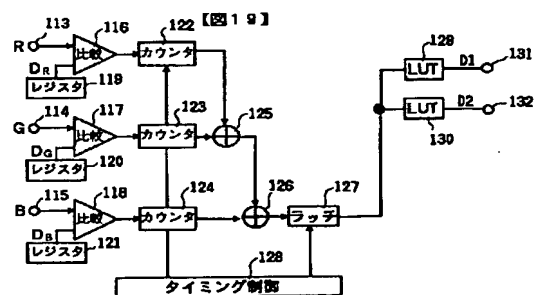
【図 14】



【図 18】



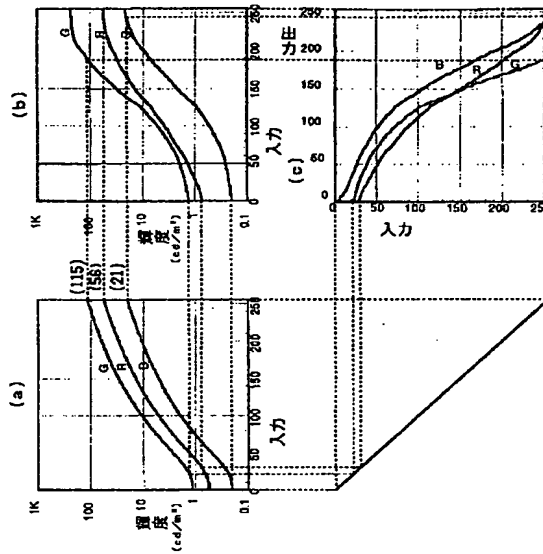
【図 19】





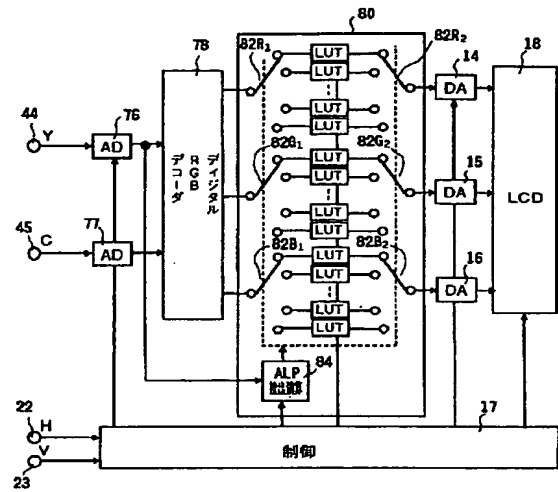
【図15】

【図15】



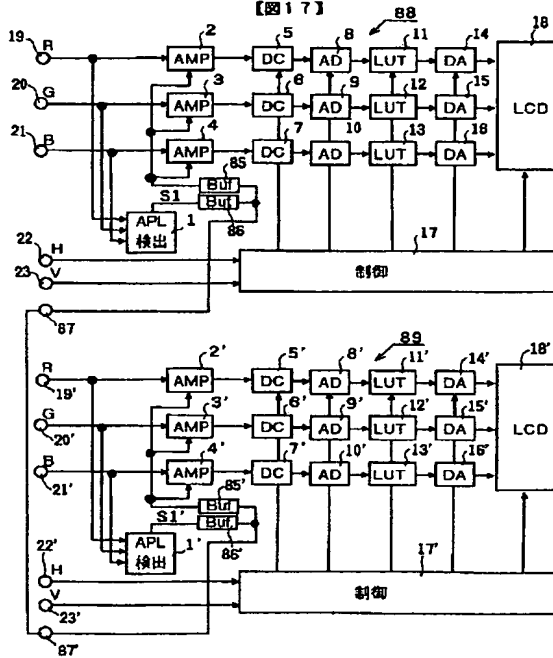
【図16】

【図16】



【図17】

【図17】



フロントページの続き

(51) Int. Cl. <sup>6</sup>

識別記号

F I

H O 4 N 9/69  
9/73H O 4 N 9/69  
9/73

B

(72) 発明者 寺西 謙太郎  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所マルチメディアシステム  
開発本部内

(72) 発明者 甲 展明  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所マルチメディアシステム  
開発本部内  
(72) 発明者 的野 孝明  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所映像情報メディア事業部  
内